特徴比較による LSI ホトマスクパターン外観検査の自動化[†]

原 靖彦*・岡本 啓一*・浜田 利満*・中川 清**

Automation of Visual Inspection of LSI Photomask Patterns by Comparing Extracted Local Features of Pattern

Yasuhiko HARA*, Keiichi OKAMOTO*, Toshimitsu HAMADA* and Kiyoshi NAKAGAWA**

This paper describes a defect recognition method which can be applied for automating visual inspection of LSI photomasks. The method recognizes defects such as short circuits, protrusions and pinholes. It can be classified as so-called "comparison method" in which the pattern under inspection is compared with a standard pattern and an overlapped portion of the patterns is regarded as a defect. The usual comparison method has a drawback: it can not detect defects smaller than the alignment error of the two patterns.

Using the newly-developed comparison method, these small defects as well as bigger ones, can be detected. The method detects defects by extracting local features from the compared two patterns and by comparing them, instead of simply performing an exclusive-or operation of the two patterns.

The mechanical, electrical and optical structure of the automatic inspection system for LSI photomask patterns, which utilizes this method, is also described. The system detects defects as small as 0.8 micronmeter at the 100% assurance. The inspection speed is 90 minutes per 100×100 mm photomask.

Keyword: inspection, defect, pattern, LSI

1. ま え が き

LSI ホトマスクは 100×100 mm 程度のガラス板上に金属薄膜で幅 2~3 μm の回路パターンを形成したものである。マスクパターンはチップといわれる個々

の LSI に対応するパターンがくり返し描かれている。LSI はホトリソグラフィ技術を使い、マスクパターンをウエハといわれるシリコン結晶板上に転写して製作される。LSI の歩留りを高く保つためには、マスクの品質が重要である。このためマスクは厳密に検査し、欠陥部分を修正する。

マスクパターンの検査を自動化するために多くの研究が行われた。光学的画像処理を利用するものとしては、パターンがくり返し描かれていることを利用して、レーザー光を用いたフーリエ変換と空間フィルタを利用したもの¹⁾、パターンが特定方向の線分で描かれていることに着目して空間フィルタを利用したもの²⁾³⁾、回折光の方向を検出するものがある⁴⁾。これらは、パターンが微細化するに従って、パターンのカド部の丸みが相対的に大きくなり、カド部を欠陥と誤判定する危険度が大きくなる傾向があった。つぎに、パターンを撮像器で検出し、デジタル画像処理により欠陥を検出する試みがなされた^{5)~8)}。これには多くの例があるが、欠陥は正常パターンとは異った特異形状(微小部、凹凸)をもつので、これを欠陥と判定するものである。これらは、正常パターンと類似の形状の欠陥を検出できない欠点がある。より実用的な方法として現在では、1枚のマスク上の二つのチップパターンの対応部分を比較する方法が広く使われている^{9)~12)}。本方法の欠点はパターンの製作誤差や、位置合せ誤差にもとづく二つのパターンの重ね合せ誤差以下の小さな欠陥を本質的に検出できないことである。

ここに述べる欠陥検出方法は二つのパターンの局所的な特徴を抽出して、抽出したパターン同志を互いに比較して欠陥を検出するもので、二つのパターンの位置合せ誤差の影響を少なくし、かつ微細な欠陥を検出することができる。抽出する特徴の具体例、ハードウェア回路による欠陥認識回路の構成法および、本認識法を応用した LSI マスクパターン検査装置について述べる。

[†] 5th International Conference on Pattern Recognition で発表 (昭 55・12)

* (株)日立製作所生産技術研究所 横浜市戸塚区吉田町 292

** (株)日立製作所武蔵工場 小平市上水本町 1450

* Production Engineering Research Lab., Hitachi, Ltd., Yokohama

** Musashi Works, Hitachi, Ltd., Kodaira

(Received March 22, 1983)

(Revised August 22, 1983)

Fig. 1 Example of LSI photomask pattern

Fig. 2 Example of defects

2. 検査方法

Fig. 1 は LSI マスクパターンの例を示す。パターンは直線々分によって構成されている。Fig. 2 は欠陥の例を示す。Fig. 3 は空間的に量子化された平面 XY 上で 2 値のパターン $f(X_q, Y_r)$ および $g(X_q, Y_r)$ が誤差 D をもって互いに重ね合された状態を示す。 (X_q, Y_r) は平面 XY 上の点の座標を示す ($q=0, \dots, Q, r=0, \dots, R$)。パターン $f(X_q, Y_r)$ および $g(X_q, Y_r)$

Fig. 3 Superimposed patterns $f(X_q, Y_r)$ and $g(X_q, Y_r)$

が完全に同一形状である場合には互に D だけ離れた場所には同一のパターン形状が存在する。したがってパターン $f(X_q, Y_r)$ のある個所に特定の局所パターン形状 $\Phi_k, [k=1, 2, \dots, K]$ が存在し、他方のパターン $g(X_q, Y_r)$ の D だけ離れた位置に同じ局所パターン形状 Φ_k が存在しないとき、二つのパターン $f(X_q, Y_r), g(X_q, Y_r)$ は同一でないでどちらかのパターンに欠陥があると考えられる。

局所的なパターン形状 Φ_k としては種々考えられるが、これは検査すべきパターン形状と欠陥検査基準にもとづいて決めるべきである。例としてパターンの局所的な特徴 Φ_k としてパターンの境界線を取りあげる。Fig. 4 の最も上の欄はパターンのある方向の境界線を抽出するオペレータ ϕ_1 を示す。 ϕ_1 は画素 a_1 ,

Local features to be extracted	Examples of operators	Extraction condition	Example of minimum deformation (not) extracted as potential defects
Boundary line	ϕ_1	$(a_1) = \dots = (a_N)$ $(b_1) = \dots = (b_N)$ and $(a_1) \neq (b_1)$	
Small-width pattern	ϕ_2	$(a_1) = \dots = (a_M)$ and $(b_p) \neq (a_1)$ for any of $p=1, \dots, P$	
Corner 90°	ϕ_3	$(a_1) = \dots = (a_Q)$ $(b_1) = \dots = (b_R)$ and $(a_1) \neq (b_1)$	
Corner 135°	ϕ_4	$(a_1) = \dots = (a_S)$ $(b_1) = \dots = (b_T)$ and $(a_1) \neq (b_1)$	

Fig. 4 Operators for extracting local features, and examples of (not) extracted patterns as potential defects

$\dots, aN, b1, \dots, bN$ の内容 $(a1), \dots, (aN), (b1), \dots, (bN)$ がつぎの条件を満たすとき、ある方向の境界線ありと判定する。

$$\left. \begin{aligned} (a1) &= \dots = (aN), \\ (b1) &= \dots = (bN), \end{aligned} \right\} \quad (2.1)$$

かつ、

$$(a1) \neq (b1),$$

このオペレータ ϕ_1 によってたとえば Fig. 4 右上に示すように直線境界線のふくらみが抽出される。抽出されるふくらみの大きさはオペレータ ϕ_1 の幅 N によって決められる。このオペレータ ϕ_1 で境界線の抽出が行われたとき結果を「1」、行われなかったとき「0」として、オペレータ ϕ_1 で XY 平面を走査することにより、境界線特徴を抽出したパターン（特徴抽出パターン）が得られる。

Fig. 5 は境界線の抽出と比較を行うことによって欠陥を認識する過程を示す。上方の二つのパターンは欠陥を含むパターン $f(X_q, Y_r)$ と欠陥のないパターン $g(X_q, Y_r)$ である。下方の図は二つのパターンにそれぞれオペレータ ϕ_1 を作用させて境界線を抽出したパターン $F^K(X_q, Y_r)$ および $G^K(X_q, Y_r)$ を示す。欠陥の認識は特徴抽出パターン $F^K(X_q, Y_r)$ および $G^K(X_q, Y_r)$ を用いてつぎのように行う。**Fig. 6** に示す半径 D の量子化円の中央の画素内容が、 $F^K(X_q, Y_r) = 1$ である場合（ある特徴 Φ_k が存在する場合）、他方の特徴抽出パターン $G^K(X_q, Y_r)$ の値が、半径 D の円内の画素 $d1, \dots, dp$ のうちひとつでも $G^K(X_q, Y_r) = 1$ となる場合、二つのパターン $f(X_q, Y_r)$ と $g(X_q, Y_r)$ の対応位置付近に同種の特徴 Φ_k があるとして、パターンは正常と判定する。もし、円内の全ての画素に対して、 $G^K(X_q, Y_r) = 0$ である場合は、二つのパターンの対応位置付近に同種の特徴 Φ_k が存在しないのでパターンには欠陥があると判定する。このようにして、位置合せ誤差を許容しつつ、二つのパターンの比較が行われる。

Fig. 5 の特徴抽出パターン $F^K(X_q, Y_r), G^K(X_q, Y_r)$

	Pattern with defect f	Pattern with no defect g	Detected defect
Original patterns f, g			
Feature extracted patterns Fk, Gk			

Fig. 5 Process of defect recognition by extracting and comparing Y-direction edges

Fig. 6 Digitized circle of radius D with its center (X_q, Y_r)

を見ると、正常パターン部分から抽出された境界線は互に対応位置付近にあるが、凸状欠陥および、孤立状の欠陥部分ではパターン $F^K(X_q, Y_r)$ のほうにのみ境界線が抽出されているので、この部分が欠陥と判定される。

Fig. 5 は局所的なパターンの特徴としてほぼ垂直の境界線を例にとったものである。パターン欠陥の認識能力を高く保つために **Fig. 4** に示す種々の局所的な特徴を抽出して比較する。マスクの場合は $0^\circ, 45^\circ, 90^\circ, 135^\circ$ 方向の境界線の抽出と比較、最小パターン幅以下の微小パターンの抽出と比較およびカド部の抽出と比較を行うことによって十分な欠陥検出性能を得ることができる。**Fig. 4** の右端はおのおのの特徴抽出によって検出可能となる最小の欠陥例を示すものであり、1画素のものから大きなものまで、欠陥部分の抽出が可能である。

本方式では位置合せ誤差と区別できない D 以下の線の太り、細りを欠陥として検出できない。回路パターン検査の場合、電気特性は短絡・断線のような欠陥には大きく影響されるが、線の太り・細りにはあまり影響されないで、この検出特性は好都合である。線の太り・細りを検出する場合は、位置合せ誤差許容値 D を小さくするように、二つのパターンの位置合せを良くしなければならない。

Fig. 7 にシミュレーション実験により欠陥を検出した例を示す。**Fig. 7(a)** は凸形状欠陥を **Fig. 4** に示したオペレータ ϕ_1 を用いて検出した例である ($N=2$)。 **Fig. 7(b)** はオペレータ ϕ_2 を用いて検出したもので、1画素の大きさの欠陥が検出されている ($M=4, P=6$)。

ほかのホトマスク検査方式としてベル研¹¹⁾の方式が一般的である。この方式は、2個のレーザー光点でパターン $f(X_q, Y_r)$ と $g(X_q, Y_r)$ の対応部分を走査し、二つのパターンを透過する光をおのおのの別々の検出器で受ける。レーザー走査の代りに飛点走査を用いたり、透過照明とリニアセンサを用いるものもある⁹⁾。

(a) Detection of protrusion

(b) Detection of pin-hole of one pixel size

Fig. 7 Examples of defect recognition

検出器からの出力を差動増幅器に入力し、出力の絶対値がある限度以上になると二つのパターンに相違（欠陥）があると判定する。この場合、レーザースポット径を W_0 とすると、差動出力 40% 以上が得られる欠陥は大きさ $1.3 W_0$ 、許容される位置合せ誤差（差動出力 30%）は $0.4 W_0$ である。したがって検出できる欠陥は、位置合せ誤差の $1.3/0.4=3$ 倍以上となる。Fig. 7 では、位置合せ誤差以下の大きさの欠陥が検出されている。微小な欠陥の検出にはオペレータ ϕ_2 (Fig. 4) が有効であり、境界線から 2 画素以上離れていれば、画素 $(b1), \dots, (bP)$ のひとつが、画素 $(a1), \dots, (aM)$ の内容と反対になるので、検出が可能である。

本方式の基本的な考え方は二つのパターンの同一性を比較することである。実際のパターンでは二つのパターンは完全に同一形状であることはないで、結局二つのパターンの類似性を比較しなければならない。またパターンを検出し、2 値化する際に生じるパターンの量子化誤差があるために二つのパターンは必然的に同一形状にならない。このため、検査対象パターンにおける特徴抽出オペレータ ϕ_k に対して、比較対象パターンに対する特徴抽出オペレータ ϕ'_k はパターンが多少変形しても同種の特徴を抽出し易くしておく。これは具体的には Fig. 4 に示すオペレータの幅 N, M を ϕ'_k に対して小さくしておくことに相当する。LSI ホトマスクの場合は、パターンの変形は量子化誤差（1 画素）以下であるので、この分を考慮すれば

良い。 ϕ'_k に対して $N-1$ 、 ϕ'_k に対しては $M-2$ とする。 ϕ_3, ϕ_4 は、1 画素変形したカド部も抽出するのでオペレータ形状を変える必要はない。

3. 欠陥認識ハードウェア回路

パターンの検査を高速で行うためには上述した欠陥認識をハードウェア回路化する必要がある。

Fig. 8 は回路システムの基本的ブロック図を示すものである。マスクパターンは拡大光学系によって検出器上に結像する。検出器からの出力信号は 2 値信号に変換後特徴（この場合境界）を抽出する。

検査対象パターン f および比較対象パターン g から Fig. 8 に示すように特徴抽出と比較を行う。検査対象側の切出し回路の中央からある特徴抽出を行う回路を設け（オペレータ ϕ_k ）、他方の切出し回路には同種のオペレータ ϕ'_k の回路網を設ける。回路網の広がりには二つのパターンの位置合せ誤差の大きさに相当する。回路網からの出力は論理和をとり、上述した論理演算を行って欠陥検出信号とする。複数の種類の特徴に対して比較を行う場合には、同様に欠陥信号をもとめ、全ての欠陥信号出力の論理和をとる。

本ハードウェア回路によって欠陥の認識を実時間で実行することができる。検出器としては CCD リニアセンサを 20 MHz で駆動して使用している。

(a)

(b)

Fig. 8 Real-time hard-wired logic circuits for the defect recognition

Fig. 9 Structural scheme of the photomask inspection system

Fig. 10 LSI photomask inspection system

Fig. 11 Probability of defect detection

4. LSI ホトマスク検査装置

1枚のマスク上の近接したチップパターン同志を比較検査する装置を開発した。この場合あるチップパターンは、他方のチップパターンを比較対象パターンとして検査されることになる。本方式では全てのチップの同一個所に同じ形状の欠陥があるとその欠陥は検出できないので、このような欠陥は1チップ分のパターンを設計データと比較して検査するなどの手段で検出する必要がある。欠陥のほとんどはランダムに発生す

Table 1 System Specifications

pixel size	0.25 μm
precision of automatic focusing	$\pm 0.5 \mu\text{m}$
numerical aperture of objectives	0.8
resolution of the image sensor	1024
scanning speed of sensor	20 MHz
detectable defect size	0.8 μm (100%)

るので本方式でほとんど全ての欠陥を検出することができる。

装置の構成を Fig. 9 に示す。装置はマスクを設置し、走査を行う XY θ ステージ、2本の対物レンズ、透過照明装置および検出器 (CCD リニアセンサ) から成っている。検出器からの信号はイメージプロセッサによって上述したように信号処理されて欠陥が検出される。つぎに欠陥が検出されると XY ステージの座標位置がカセットテープに記録され、検査完了後、欠陥修正を行うときに利用される。

マスクの焦点合せはレンズ先端に設けられたエアマイクロメータによってレンズとマスクの間隔を測定し間隔が一定になるようにマスクホルダを上下させて行う。このほか装置には照明照度一定化装置および自動2値化閾値設定回路を備えている。これは検出信号の強度を検出し、規定の割合の2値化閾値を設定するものである。

2~3 μm ルール LSI ホトマスクの検査用に開発された装置を Fig. 10 に示す。装置の仕様を Table 1 に示す。装置は 100 mm 角マスクを 90 分で検査する。画素サイズ 0.25 μm のとき Fig. 11 に示すように 0.8 μm の種々形状の欠陥を 100% の確率で検出することができる。0.8 μm 以下は精度良く欠陥が製作できないので測定できなかった。装置を稼動させるために位置合せ誤差の増加の原因となる機械部の熱変形を抑えることが重要であった。また、量子化誤差 (パターン境界の凹凸) が 2 画素以上になると、この部分を欠陥と判定するので、焦点を精密に合せてこれを避けることに注意した。

5. む す び

LSI のホトマスクパターンの欠陥を精度良く検出するためにパターン検査法を開発した。本方法はパターンの局所的な特徴を抽出して、抽出した特徴が比較する二つのパターンの対応部分にあるかどうかを調べて欠陥を検出するもので、抽出する特徴の選択によって二つのパターンの位置合せ誤差以下の欠陥も検出する

ことができる。最後に $2\sim 3\mu\text{m}$ ルールのマスクパターンを検査するための装置について述べた。

マスクのパターンは年々微細化しており、検出欠陥サイズを更に小さくする必要がある。このため検出器の高速化、自動焦点の高精度化、光学解像力の向上および機械精度の向上など広範囲の技術を総合的に開発する必要がある。

参 考 文 献

- 1) L. S. Watkins: Inspection of Integrated Circuit Photomasks with Intensity Spatial Filters, Proc. IEEE, **57**-9, 1634/1639 (1969)
- 2) N. N. Axelrod: Intensity Spatial Filtering Applied to Defect Detection in Integrated Circuit Photomasks, Proc. IEEE. Letters, 447/448 (1972)
- 3) 南 正名, ほか: IC マスク欠陥検査装置, 東芝レビュー, **32**-8, 660/664 (1977)
- 4) J. D. Cuthbert, et al.: A Microelectronic Mask Inspection System Based on Single Spot Laser Scan Techniques, Japan J. appl. phy., **14**, Supple **14**-1, 481/486 (1975)
- 5) M. Ejiri, et al.: A Process for Detecting Defects in Complicated Patterns, Computer Graphics and Image Processing, **2**, 326/339 (1973)
- 6) Z. M. Wojcik: Automatic Detection of Semiconductor Mask Defects, Microelectronics and Reliability, **15**, 585/593 (1976)
- 7) Y. Goto, et al.: Inspection of a Mask Containing One-To Submicron Patterns Using a Scanning Electron Microscope and Feature Extraction Method, J. Vac. Sci. and Technol., **15**-3, 953/956 (1978)
- 8) M. Nakashima, et al.: Automatic Mask Pattern Inspection for Printed Circuit Boards (PCBs), FUJITSU Scientific and Technical Journal, 105/117 (1981)
- 9) 津田國臣: フォトマスク検査方式の動向, テレビジョン学会誌, **32**-6, 472/479 (1978)
- 10) D. B. Novotny: Automated Photomask Inspection, Solid State Technology, 51/59 (1978)
- 11) J. H. Bruning, et al.: An Automated Mask Inspection System, AMIS, IEEE Trans. on Electron Devices, **ED**-22-7, 487/495 (1975)
- 12) R. C. Bracken, et al.: Automatic Defect Detection; Instrument Comparison and Application, SPIE **275**, Semiconductor Microlithography VI, 76/90 (1981)