μ s パルス・パワーのサグ抑制制御[†]

山 崎 隆*・鷺 見 晋 一**
大 島 正 美***・井 上 恵***

Droop Reduction Control for μ s Pulsed Power[†]

Takashi YAMAZAKI*, Shin'ichi SUMI**,
Masami OHSHIMA*** and Tadashi INOUE***

Droop in a rectangular pulse is a problem in klystron power supplies for next-generation particle accelerators. This paper presents a feedback control for droop reduction in a μ s pulsed power, based on a framework for the control of short repetitive pulses newly introduced by the authors. The pulse waveform is sampled by a fast A/D converter. The inclination in a straight line fitted to the measured pulse top is used as the feedback variable representing the droop. The calculated variable is applied to modify the next generated pulse. An integral controller is built on the basis of measured characteristic curves that represent pulse generator's transfer characteristics, which look instantaneous to the controller acting slowly at the repetition rate of the pulse. As the control may increase high-frequency noises and the estimate for droop may be susceptible to drift in pulse phase, a condition for noise-resistant droop detection and a two-variables control of droop and phase are presented. The design procedure is illustrated and the effectiveness of the control is demonstrated in an experimental study on a 4 μ s 10kV/8A pulse generator with a hard FET switch. Iwata's compensating power supply was used for manipulating the waveform. The controlled droop was centered at zero with rms deviation less than 0.1%.

Key Words: pulsed power, short pulse, repetitive pulse, droop, waveform control

1. は し が き

パルス・パワー源には、出力波形精度に厳しい要求の課せられるものがある。その顕著な例が高エネルギー線形加速器¹⁾に用いられるクライストロン駆動電源であり、矩形波状パルスからサグなどの変動要素を排除し、頭部を平坦化することが求められる。これまでに、パルストランスなど回路要素を改良する²⁾、補償電源を設ける^{3), 4)}、補助パルスを加える⁵⁾などの波形調整手段が提案されている。

回路要素のドリフトなどに対処して波形精度を保つにはフィードバック制御が望まれるが、いくつかの理由によりこれは困難である。第一に、パルス幅が数 μ s しかないため、演算増幅器や DSP などの通常使われる制御用素子では実時間の波形制御が不可能である。つぎに、一般に、パルス・パ

ワー発生回路にはスイッチや非線形要素、分布定数回路が意図して用いられるため、回路モデルは得られても、伝達要素としてのモデルの作成には困難が伴うことが多い。さらに、サグの抑制などの波形に対する要求は、過渡応答、定常応答に関する制御論的な仕様に必ずしも対応するものではない。

筆者らは、こうした課題を念頭に置き、低い繰返し率で回復する短パルスのフィードバック制御方式を新たに提案し、簡単な繰返しパルス源を使った時間制御の実験によってその実現可能性と有効性を示した⁶⁾。

本論文では、この方式を実際にパルス・パワーのサグ除去に応用するための制御系構成方法を提示し、その効果を実験的に検証する。次章以下では、まず、制御の表現方法、定義を簡単に紹介したあと、パルス頭部の標本からサグを代表するフィードバック量を抽出するための考え方を述べる。制御に外乱の影響を受けやすい周波数領域があることを考慮し、平滑化を伴う、直線当てはめに基づく抽出法について特に検討する。さらに、パルスと波形観測システムに時間ずれが生ずると大きな誤差が生ずる可能性を指摘し、サグ補償制御に、パルス位相を固定するための時間制御を加えた、二変数制御系について検討を進める。最後に、キャパシタをエネルギー蓄積要素とし、FET による on-off 動作形スイッチを用いた、4 μ s、10kV、8A 程度の容量を持つ高圧パルス発生回路と、岩

[†] 平成 16 年電気学会全国大会で発表 (2004・3)

* 陸上自衛隊補給統制本部 群馬県多野郡吉井町

** 防衛庁下北試験場 青森県下北郡東通村

*** 防衛大学校 横須賀市走水 1-10-20

* Ground Materiel Control Command, Tano-gun, Gunma

** Shimokita Test Center, Defense Agency, Shimokita-gun, Aomori

*** National Defense Academy, Yokosuka

(Received June 8, 2004)

(Revised September 10, 2004)

田ら³⁾の提案するサグ補償電源からなる系について、実測された特性に基づくコントローラの設計方法を示し、閉ループ制御実験を行なった結果を報告する。

2. 繰返しパルスの制御

ここでは、繰返しパルス制御の原理⁶⁾を簡単にたどりながら、制御の表現形式と定義について記す。

高速 A/D 変換器によりパルス波形を観測する。繰返しごとに M サンプルを取得するものとし、これをベクトル

$$v(k) = [v_1(k), v_2(k), \dots, v_{m_0}(k), \dots, v_M(k)]^T \quad (1)$$

により表わす。ここで、 k は繰返し回数である。また、各回の基準となる時刻 $t_0(k)$ があって、この時刻に毎周期 m_0 番目のサンプルが採取されるものとする。

$v(k)$ から、修正すべき波形パラメータを代表するフィードバック量を求める。フィードバック量の数を $N (N \leq M)$ とし、ベクトル

$$y(k) = [y_1(k), y_2(k), \dots, y_N(k)]^T \quad (2)$$

で表わす。 $y(k)$ の導出に線形演算を用いるならば、

$$y(k) = Fv(k) \quad (3)$$

となる。これを目標ベクトル R と比較し、偏差ベクトル

$$e(k) = R - y(k) \quad (4)$$

を得る。 R は理想波形の波形パラメータで、一定である。また、 k の増加とともに $e(k)$ をゼロに近づけるような制御を行なえば、反復とともに波形を改善することができる。すなわち、最も簡単には、離散時間積分制御

$$x(k) = x(k-1) + Ke(k-1), \quad (5)$$

$$u(k) = x(k) \quad (6)$$

により目的を果たすことができる。ここで、 $x(k)$ は積分要素の状態量、 $u(k)$ はパルス発生回路への操作信号で、ともに N 次元ベクトルである。

パルス・パワー発生器は一般に指数安定であり、文献3)などで論じているタイプでは、減衰時定数が出力パルス幅(数 μs)よりも短い。これに対し、繰返し間隔は通常数 ms 以上である。このため、パルスの発生で生じた回路の状態変動が以後のパルス生成に与える影響は無視できる。また、パルス発生回路に充電、スイッチの開閉などの操作を加え、その結果生ずる応答波形を観測し、観測値からフィードバック量を計算する過程は、つぎのパルス発生までの間に終了する。このため、 $u(k) \rightarrow y(k)$ の伝達特性は、コントローラに対して瞬時応答を示すと考えられる。 N が小さければ、実験、あるいは回路シミュレーションによって $u(k)-y(k)$ 入出力特性曲線を作成することは容易である。

以上の結果は、Fig. 1 に示すブロック線図にまとめられる。離散時間積分器と非線形ゲイン要素からなる、非常に単純な系である。

Fig. 1 Block diagram for the discrete-time control

なお、制御演算が1反復周期で終わらないときは、複数周期おきに制御を行なってもよい。このときも、上記の議論はそのまま適用できる。

3. サグの検出

サグは、平坦であるべきパルスの頭部が時間とともに低下してゆく現象をいい、エネルギー蓄積要素から負荷への放電などによって生ずる。文献3)におけるような、波高値に対し2,3%程度の低下の場合は、その変化は直線で近似できる。そこで、パルス頭部の観測値にあてはめた直線の傾きをサグの評価量としてフィードバックに用いることを考える。

パルス頭部が、標本番号 $m_0 \pm J$ に対応する時間範囲を含むものとする。ここで、 m_0 は基準時刻 $t_0(k)$ に対する標本番号である。このとき、 Δ を波形観測の標本化周期として、

$$\sum_{i=-J}^J (a + b_i\Delta - v_{m_0+i}(k))^2 \quad (7)$$

を最小化するように直線 $a + bt$ の定数 a と b を選ぶとすれば、傾き b の最適値として

$$\hat{b} = \frac{1}{S} \sum_{i=-J}^J i v_{m_0+i}(k), \quad (8)$$

$$S = J(J+1)(2J+1)\Delta/3 \quad (9)$$

を得る。 $\hat{b}$ をフィードバック量 $y_1(k)$ として用いることにする。パルス頭部の平坦化が制御目的なので、近似直線の傾き $\hat{b}$ に対する目標値 R_1 はゼロである。

高耐圧スイッチなどの回路素子が発生する雑音による $y_1(k)$ の揺らぎが制御系への外乱となる。微小外乱に対するサグ制御ループの近似表現として、Fig. 2 に示す一変数線形化系を考える。ここで、 α が原点近傍の近似ゲイン定数、 d が雑音による $y_1(k)$ の揺らぎを表わす。なお、次章で述べるように、実際には時間制御を付加した二変数制御を行なうが、原点付近では非干渉化するので、実際の系においても一変数近似系と同様の外乱応答が見られるはずである。

この系の安定範囲は $0 < \alpha < 2$ である。また、外乱 d から制御偏差への周波数応答のゲイン特性は、正規化周波数(角周波数とサンプリング周期 T の積)を u として、

Fig. 2 Block diagram for a linearized loop

$$G_c(u) = \left| \frac{e^{ju} - 1}{e^{ju} + \alpha - 1} \right| \quad (0 < \alpha < 2) \quad (10)$$

で与えられる。上式より、低周波数の外乱は効果的に抑制されるが、ナイキスト周波数 $u = \pi$ に近い周波数では、外乱が制御によって増幅されることがわかる。このため、(8)式の適用にあたっては、できるだけ $y_1(k)$ に対する雑音の影響を抑制するような配慮が必要である。

(8)式において $v_{m_0+i}(k)$ が分散 V_v の定常白色雑音からの標本であるとき、 $y_1(k)$ の分散 V_y は

$$\begin{aligned} V_y &= \left(\frac{1}{S^2} \sum_{i=-J}^J i^2 \right) V_v \\ &= 3V_v / \Delta^2 J(J+1)(2J+1) \end{aligned} \quad (11)$$

により与えられ、 J^{-3} 、 Δ^{-2} に比例する。白色性の仮定にもかかわらず、標本化周期を広げることが外乱の抑制に効果が高い。また、大数の法則において分散が平均化データ数に反比例するのに比べれば、標本数の増加による分散の減少が著しい。これらから、パルス頭部のできるだけ広い範囲を標本化することが一般に好ましいと考えられる。

4. 二変数制御系の設計

前章の結論からサグの検出にはパルス頭部全体のデータを用いたが、パルスの生成時刻にドリフトやゆらぎがあると、検出区間にパルスのエッジが入り込む心配がある。これはサグの検出値に大きな誤差が生ずる原因になるので、避けてはならない。そこで、時間制御⁶⁾を併用する、二変数 ($N=2$) の制御系を構成する。

時間制御には、波形観測系のクロックに対し時間を固定した仮想的な基準パルスを考え、発生されたパルスと基準パルスの相関関数が最大となるように、可変遅延時間要素によりパルス発生器のトリガ時刻を操作する。フィードバック量には、遅延時間の変化に対する相関関数の変化量を用いればよいが、これは基準パルスの微分波形をもとに作られた重み列 $\{w_i\}$ を $v(k)$ に適用することで得られる⁶⁾。これを $y_2(k)$ とする。すなわち、

$$y_2(k) = \sum_{i=1}^M w_i v_i(k). \quad (12)$$

なお、相関の最大点で $y_2(k)$ はゼロになるので、時間制御の目標値 R_2 はゼロである。

基準パルスは、たとえば、実波形観測データの頭部を平坦(一定値)に改変することによって作成できる。具体例を6章に示す。制御の結果パルスが基準パルスと同相になるので、基準パルスの位相を、頭部の中央が基準時刻 $t_0(k)$ に一致するように固定しておけば、サグ検出のための標本数を大きく取ることができる。

制御系の特性は、(5)式における行列 K により調整することができる。ここでは、線形化モデルに基づく非干渉制御を試みる。 $u(k) \rightarrow y(k)$ の非線形ゲインを、動作点 $y(k) = [0, 0]^T$ のまわりで線形化して $y(k) = Gu(k)$ と表わす。 K を

$$K = \begin{bmatrix} \alpha_1 & 0 \\ 0 & \alpha_2 \end{bmatrix} G^{-1} \quad (13)$$

と選べば動作点付近ではサグ補償ループと時間制御ループが非干渉化される。 α_1, α_2 はループゲインの指定値となっており、一次系となる各ループの過渡応答がこれらによって調整できる。線形化系の安定範囲は $0 < \alpha_{1,2} < 2$ で与えられ、 $\alpha_{1,2} = 1$ においては1サンプル周期での有限整定応答、 $0 < \alpha_{1,2} < 1$ では、繰返し1回ごとに制御偏差が $1 - \alpha_{1,2}$ 倍に減少してゆく指数応答が見られるはずである。

5. 実験回路

Fig. 3に、実験的検討の対象にした10kV-8Aの高圧パルス回路を示す。岩田らの論じたもののうち、on-offスイッチを用いる形式³⁾の回路とほぼ同様の構成であるが、容量は縮小されている。直流電源によりキャパシタを10kVに充電し、蓄えた電荷を、on-off動作を行なう高耐圧FETスイッチ S_0 を通して負荷抵抗に供給する。パルス幅はスイッチのon時間長により決まる。補償電源を動作させずに測定した、電流センサー出力の応答波形をFig. 4に示す。パルス頭部の幅は約 $4\mu s$ であり、波高値に対して約3%のサグが見られる。また、0.1%のオーダーのノイズが見られるが、これは半導体スイッチが主な原因である。なお、表示波形の波高値は10kV/8Aに相当する。

補償電源の直列接続によって、負荷に加わるパルスのサグを打ち消す。その原理をFig. 5に示す。電源の端A、BはFig. 3中に記した点A、Bに等しい。高速のFETをスイッチ $S_1 \sim S_4$ として用いている。待機時にはすべてのスイッチを開き、大容量キャパシタ $C_1 \sim C_4$ を等しい電圧に充電する。この状態から、等しい時間間隔(実験では約 $1\mu s$)において S_1 から S_4 の順にスイッチを閉じていくと、Fig. 6

Fig. 3 Experimental high-voltage pulse generating circuit

Fig. 4 Initial pulse waveform with about 3% droop

Fig. 5 Compensating power supply for droop reduction

Fig. 6 Staircase voltage pulse from the compensating supply

に示すように、B点からA点を見た電圧波形が階段状に変化する。階段部と主パルスを時間的に重ね合わせ、傾きを適当に選べば主パルスのサグを打ち消すことができる。

$C_1 \sim C_4$ を充電する高圧直流増幅器 (HVA) の出力電圧により階段の傾きを調整する。この電圧を操作量 $u_1(k)$ とする。HVA の大振幅整定時間の仕様が 0.15 秒であったため、繰返し周期を 0.26 秒に選んだ。キャパシタ類の充電時定数は、主回路、補償回路ともこれよりはるかに小さい。HVA の入力電圧は、16ビット D/A 変換器、絶縁増幅器を介して PC 互換機から加えた。

サグの補償とあわせて主パルスのトリガ時刻を制御するため、トリガ信号生成回路にアナログ可変遅延要素を加えた。この遅延時間を操作量 $u_2(k)$ とし、16ビット D/A 変換器を通じて、上記の PC 互換機により操作した。

負荷電流の波形観測のため、ホール素子による帯域 50MHz の電流センサー (岩通 SS-240) を用いた。その出力電圧を、ハードウェアバッファを持つ、10メガサンプル/秒、12bit の A/D 変換器により PC に取込み、仮数部 52ビットの浮動小数演算により制御動作を実行させた。

6. 実験結果

回路に存在するノイズについて、(11) 式を検証するための予備実験を行なった。Fig. 4 に示す波形を取り込んで計算した $y_1(k)$ の分散を Table 1 に掲げる。J, Δ のいくつかの組み合わせについて、 $J = 4$, $\Delta = 100$ [ns] の場合に対する分散の相対値を示した。各分散の計算には 200 回の測定結果を用いた。おおむね理論値と対応した実験値が得られているが、 Δ を 50ns に短縮した場合には、理論値と数値的な差が見られる。これは、白色性の仮定と、実際の雑音の帯域幅の差に

Table 1 Variance in estimates for droop

	$\Delta = 100$ [ns]			$J = 16$	
	$J = 4$	$J = 8$	$J = 16$	$\Delta = 50$	$\Delta = 100$
experimental	1.00	0.16	0.021	0.14	0.021
theoretical	1.00	0.15	0.020	0.08	0.020

Fig. 7 Weighting sequence for phase control

よると考えられる。こうした結果も考慮し、制御は $\Delta = 100$ [ns], $J = 17$ (データ数 35) の条件で行なった。このときパルス頭部幅のほぼ 90% が傾きの計算にかかわる。

時間制御のための重み系列を、その元となった基準パルス波形と共に、Fig. 7 に示す。重みは、中央のゼロを除き、75 点からなる。また、大きさについては、コンピュータの内部数値を任意単位で表わしている。基本的には、重み系列の形は基準波形の時間微分波形に対応するが、ここでは時間制御ループの非線形性を緩和するための平滑化⁶⁾を施しているため、重み系列が広がっている。

操作量ベクトル u からフィードバック量ベクトル y への特性曲線を実測した結果を Fig. 8 に示す。 y_1 は観測区間の両端で生ずる電圧差に換算して表わしている。これはサグ電圧の定義に対応するものである。 y_2 は、同図 (c), (d) に共通の任意単位により表示してある。

Fig. 8 (b) に示す $u_2 \rightarrow y_1$ の干渉特性を見ると、補償電圧調整に対する応答に対し 2 桁ほど大きな山が現れている。(図の縦軸は縮小表示されている。) これが、サグの観測区間にパルスのエッジが入ったために生ずる誤差である。中央付近の傾斜は緩やかに見えるが、さらにその中央に平坦な非干渉区間がある。観測区間をパルス頭部の幅の約 90% に選んで

Fig. 8 Characteristic curves

いるので、非干渉区間の幅は、頭部幅の約 10% に相当する、 $\pm 200\text{ns}$ ほどである。この範囲にパルスを保つことが、時間制御の目的である。また、図 (c) の $u_1 \rightarrow y_2$ 特性を見ると、補償電圧の変化は時間のフィードバック量にほとんど影響を与えていない。このため、目標値付近の干渉を無視し、瞬時応答部分は非干渉系であると近似して制御器を設計した。したがって、行列 K も対角行列となった。

過渡特性と定常偏差の測定結果を Fig. 9~11 に示す。 y_2 は時間に換算して表示した。

時間制御系の初期偏差を非干渉範囲内に設定し、サグ制御ループ、時間制御ループの応答を同時に測定した結果を Fig. 9, 10 に掲げる。(13) 式における各ループのゲイン α_1, α_2 による応答の変化も示す。HVA 出力電圧の初期値をゼロとしているので、 y_1 には、3% のサグに相当する約 -300V の初期偏差が生ずる。サグ除去制御系では特性曲線の直線性が良いため、ループゲインに見合った過渡波形が現れた。すなわち、 $\alpha_1 = 1.0$ に対しては 1 回で過渡偏差がほぼ除去され、 $\alpha_1 = 0.125$ に対しては 5 回の反復後に偏差が $1/2$ 近くまで減少する。これは、4 章末尾に記した理論値と一致している。また、定常値を見ると、 y_1 はゼロを中心に変動し、標準偏差は $\alpha_1 = 1.0$ のとき 9.3V 、 $\alpha_1 = 0.125$ のとき 5.9V と、波高値の 0.1% 以内であった。

なお、ノイズの影響が α_1 に依存するのは、制御ループが高周波外乱を増幅する作用による。 $\alpha_1 = 0.125$ においてはこの作用は十分小さく、(10) 式によれば、ナイキスト周波数においても 1.067 倍にすぎない。言い換えれば、この条件で観測される変動量は、ゲインをこれ以上低くしても改善できないレベルを示している。ループゲインを低下させて応答を遅くしても、それに応じて平滑化の効果が得られるわけではないことは、設計において留意すべき点である。

微小な時間偏差から始めたために、Fig. 10 から時間の過渡

Fig. 9 Response in $y_1(k)$ at $\alpha_1, \alpha_2 = 1.00$ (thin) and $\alpha_1, \alpha_2 = 0.125$ (thick)

Fig. 10 Response in $y_2(k)$ at $\alpha_1, \alpha_2 = 1.00$ (thin) and $\alpha_1, \alpha_2 = 0.125$ (thick)

応答は読み取りにくい、 y_2 の定常揺らぎは十分に非干渉範囲 $\pm 200\text{ns}$ に入っていることがわかる。 α_2 を小さく選んだとき、定常変動の標準偏差は 32ns であった。

初期時間偏差が大きい場合の記録を Fig. 11 に示す。ここでは、 $u_2(k)$ の初期値を、非干渉範囲をわずかに外れる時刻に設定している。 y_1 には 600V 近い大きさの初期偏差が生じているが、実際のサグ電圧は約 300V で、残りは干渉による誤差成分である。次の動作では、この過大に見積もった制御偏差を打ち消そうとしてオーバーシュートが現れる。一方、 $u_1 \rightarrow y_2$ 方向の干渉が非常に小さいため、時間制御系の過渡応答は単調に非干渉範囲内に収束する。このため、持続振動が発生するといった、過渡応答の全体的な劣化が干渉によって生ずることはない。また、 $\alpha_2 = 1$ の設定にもかかわらず、時間制御ループの過渡応答が、1 回の制御動作では定常値までの半ばにしか達していないが、Fig. 8 (d) に見られる飽和特性の影響が現れたものと考えられる。

定常状態におけるパルス波形を Fig. 12 に掲げる。サグは除去され、弱いリプル状の変動が生じているが、これは補償電源回路によるものであり、さらに平坦化したい場合は、補償電源の段数を増加させる必要があると考えられる。

7. あとがき

パルス幅が μs 程度の高電圧パルスに生ずるサグを除去し、頭部を平坦化するという問題に対しフィードバック制御を応用する可能性について、理論的、実験的に検討した。

その際、時間ずれの影響によって大きな誤差がサグ検出系に生ずるおそれがあるため、先に提案したパルスの生成時刻制御を加え、二変数制御系を構成した。非干渉化コントロー

Fig. 11 Transient responses in $y_1(k)$ (thick) and $y_2(k)$ (thin) at $\alpha_1, \alpha_2 = 1.00$ and with a larger initial displacement in phase.

Fig. 12 Droop-rejected pulse form

ラを設計したが、岩田ら³⁾による波形操作部に本論文で提案したフィードバック演算を適用した場合は制御対象が目標値近傍ですでに非干渉系であったので、設計はきわめて簡単であった。また、実験結果に見られた各ループの過渡応答は、それぞれの特性曲線から説明可能なものであった。

サンプリング周期が現象の持続時間よりはるかに長いという特殊な離散時間制御の主な目的は、温度ドリフトなどの遅い外乱に抗して所望の波形を保つことである。しかし、操作の対象となるのは制御論的な意味での定常応答ばかりではなく、サグのような、回路の動的現象による波形の偏りに対しても、この制御がたいへんに有効であることが示された。

フィードバック演算は、制御の目的に応じて柔軟に選択できる。この部分は入出力特性曲線の形に影響するだけなので、非線形演算などを用いても、それによって制御が複雑になることはない。多数の波形パラメータを制御する場合には、直交関数系による展開を用いて変数間の干渉を抑制するなどの可能性も考えられる。また、演算時間が足りなければ、複数周期おきに制御を加えることも可能である。このような柔軟性とシステム表現の単純さから、本手法は短パルスに対する諸要求を統一的に処理し、同時に実現する手段として高い実用性を持つと考えられる。

文献4)では、平坦さへの要求として波高値の0.5%という値が示されている。平均的な傾きとしてのサグ除去制御に関しては、定常偏差の平均値ゼロ、標準偏差0.1%以内と、この要求に十分応える実験結果を得た。一方、この制御では広帯域の雑音などは除去できない。また、総合精度は、操作部の波形生成能力にも依存する。これらは、素子・回路についての考慮が必要な部分である。実験結果を見ると、先端のオーバーシュートを除いても $\pm 0.5\%$ 程度の雑音やリプル状変動が残っており、十分な総合精度を得るには、補償電源回路の段数を増やすなどの改善が求められるであろう。

参 考 文 献

- 1) 駒宮幸男: 電子・陽電子リニアコライダ (GLC 計画), 電気学会雑誌, **124-1**, 32/35 (2004)
- 2) J.A. Casey et al.: Solid-State Hybrid Modulator for the Next Linear Collider, Digest of Technical Papers, IEEE PPC-2003, 543/546 (2003)
- 3) 岩田明彦: 高速パワーデバイスを用いたパルス大電力電源, 平成9年電気学会産業応用部門全国大会, S.16/S.19 (1997)
- 4) 鈴木, 伊藤, 岩田, 明本: 波形補償回路を用いたクライストロン電源用 PFN パルス発生回路, 電気学会論文誌 D, **121-D-3**, 325/332 (2001)
- 5) M. Akemoto, Y.H. Chin and Y. Sakamoto: Solid-State Modulator R&D for JLC, Digest of Technical Papers, IEEE PPS-2001, 1059/1065 (2001)
- 6) 山崎, 鷺見, 井上: 繰返しパルスの時間制御, 計測自動制御学会論文集, **40-3**, 300/306 (2004)
- 7) 大島, 山崎, 井上: 繰返しパルスパワーの波形制御, 平成16年電気学会全国大会, **1**, 217/218 (2004)

[著 者 紹 介]

山 崎 隆

1994年群馬大学工学部電気電子工学科卒業。同年、マックス(株)入社。98年防衛庁入庁、現在に至る。この間、2002年より2004年まで防衛大学校理工学研究科に在学。現在、陸上自衛隊補給統制本部に勤務。修士(工学)

鷺 見 晋 一

1997年名古屋大学工学部電気工学科卒業。同年陸上自衛隊入隊、現在に至る。この間、2000年より2002年防衛大学校理工学研究科に在学。現在防衛庁技術研究本部下北試験場に所属。修士(工学)

大 島 正 美

年防衛大学校電気工学科卒業。同年陸上自衛隊入隊、現在に至る。2003年より防衛大学校理工学研究科に在学中。

井 上 恵 (正会員)

1968年東京工業大学工学部制御工学科卒業, 73年同大学院博士課程終了。75年東京工業大学助手, 81年防衛大学校講師, 助教授を経て同大学校教授、現在に至る。繰返し制御, パワーエレクトロニクスなどの研究に従事。電気学会, IEEE等の会員, 工学博士